

日本国特許庁

PATENT OFFICE  
JAPANESE GOVERNMENT

MATSUURA, Syuuji

February 14, 2001

BSKB 703.205.8000

0033-0692P

282

別紙添付の書類に記載されている事項は下記の出願書類に記載されて  
る事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed  
with this Office.

出願年月日  
Date of Application:

2000年 3月 17日

願番号  
Application Number:

特願2000-076125

願人  
Applicant(s):

シャープ株式会社

J1000 U.S. PRO  
09/18257

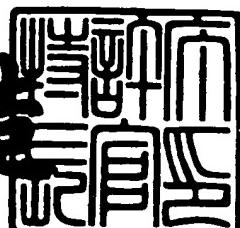
PRIORITY DOCUMENT  
CERTIFIED COPY OF

CERTIFIED COPY OF  
PRIORITY DOCUMENT

2001年 1月 5日

特許庁長官  
Commissioner,  
Patent Office

及川耕造



【書類名】 特許願  
【整理番号】 1000225  
【提出日】 平成12年 3月17日  
【あて先】 特許庁長官殿  
【国際特許分類】 H04N 5/44  
H04L 27/38

## 【発明者】

【住所又は居所】 大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

【氏名】 松浦 修二

## 【特許出願人】

【識別番号】 000005049

【住所又は居所】 大阪府大阪市阿倍野区長池町22番22号

【氏名又は名称】 シャープ株式会社

## 【代理人】

【識別番号】 100064746

【弁理士】

【氏名又は名称】 深見 久郎

## 【手数料の表示】

【予納台帳番号】 008693

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【ブルーフの要否】 要

【書類名】 明細書

【発明の名称】 C A T V用チューナ

【特許請求の範囲】

【請求項1】 C A T V(ケーブルテレビジョン)局へデータ信号を送出するためのアップストリーム回路と、前記C A T V局からの多波の下り信号を前記データ信号を除去しながら導入するためのハイパスフィルタと、前記ハイパスフィルタにより導入された下り信号を受信するための受信部とを備えたC A T V用チューナであって、

前記アップストリーム回路は、

前記C A T V局へのデータ信号を所定の利得で増幅する利得が可変な增幅回路と、

前記増幅回路の出力を前記ハイパスフィルタの入力と結合する結合回路とを含み、

前記受信部は、

前記下り信号から受信チャンネルに対応する信号を取り出して増幅し、第1の周波数域の中間周波数信号に変換するためのチューナ部と、

前記第1の周波数域の中間周波数信号を受けて、前記第1の周波数域および前記第1の周波数域よりも低い第2の周波数域のいずれか一方の中間周波信号を選択的に出力するダウンコンバータ部とを備えたことを特徴とする、C A T V用チューナ。

【請求項2】 前記ダウンコンバータ部は、

前記第2の周波数域の中間周波信号を出力する第1のモードにおいては、前記第2の周波数域に対応する発振信号を生成し、前記第1の周波数域の中間周波信号を出力する第2のモードにおいては、前記発振信号の生成を停止する局部発振回路と、

前記ダウンコンバータ部に入力される前記第1の周波数域の中間周波数信号と前記局部発振回路の出力を混合するためのミキサ回路と、

前記ミキサ回路の出力信号を受けて、設定されたカットオフ周波数に応じた周波数域の信号を通過させるフィルタ回路とを含む、請求項1に記載のC A T V用

チューナ。

【請求項3】 前記チューナ部は、前記受信チャンネルに対応する信号の振幅を所定レベルに調整するための第1のA G C部を含み、さらに

前記チューナ部と前記ダウンコンバータ部との間に配置され、前記第1の周波数域の中間周波数信号の振幅を所定レベルに調整するための第2のA G C部を含む、請求項1に記載のC A T V用チューナ。

【請求項4】 前記チューナ部および前記ダウンコンバータ部は、不平衡型の信号を出力し、さらに

前記ダウンコンバータ部の出力を受けて平衡型の信号に変換する信号変換回路を含む、請求項1に記載のC A T V用チューナ。

【請求項5】 前記ミキサ回路は、前記第2のモード時においては、前記、前記第1の周波数域の中間周波数信号を増幅する、請求項1に記載のC A T V用チューナ。

【請求項6】 前記局部発振回路は、

前記第2の周波数域で発振する振動素子と、

前記振動素子の出力を入力電極に受ける第1のバイポーラトランジスタと、

前記第1のトランジスタの入力電極と第1の電圧ノードとの間に結合される第1のバイアス抵抗と、

前記第1のバイポーラトランジスタの出力電極の一方と第1の電圧ノードとの間に結合される第2のバイアス抵抗を有し、

前記ミキサ回路は、

前記振動素子の出力および前記第1の周波数域の中間周波数信号を入力電極に受ける第2のバイポーラトランジスタと、

前記第1および第2のバイポーラトランジスタの入力電極間に結合される第3のバイアス抵抗と、

前記第2のバイポーラトランジスタの入力電極と前記第1の電圧ノードよりも高い電圧を供給する第2の電圧ノードとの間に結合される第4のバイアス抵抗とを有する、請求項5に記載のC A T V用チューナ。

【請求項7】 前記局部発振回路は、前記振動素子と並列に接続され、外部

からオン／オフが指示されるスイッチ素子を含み、

前記第1および第2のモード時において、前記スイッチ素子はそれぞれオフおよびオンする、請求項6に記載のCATV用チューナ。

【請求項8】 前記CATV局から前記多波の下り信号とは異なる帯域の下りデータ信号がケーブルを介して前記受信部に入力されていて、

前記受信部は、前記下りデータ信号を分岐して出力する分岐回路を含む、請求項1に記載のCATV用チューナ。

【請求項9】 前記アップストリーム回路と、前記チューナと、前記ハイパスフィルタと、前記ダウンコンバータはそれぞれ個別的に仕切られたシールドケースに収納される、請求項1に記載のCATV用チューナ。

#### 【発明の詳細な説明】

##### 【0001】

##### 【発明の属する技術分野】

この発明は、CATV用チューナに関し、より特定的には、QAM復調回路に対して中間周波数信号を出力するのに適したCATV用チューナに関する。

##### 【0002】

##### 【従来の技術】

ケーブルテレビ（以下、CATVと称する）では、家庭への引込線を同軸ケーブルのままにしておき、幹線ネットワークを光ファイバ化したHFC（Hybrid Fiber/Coax）の導入が進められている。家庭に数Mビット／秒の広帯域データ通信サービスを提供しようとしているためで、もはや先端技術ではない64QAM（Quadrature Amplitude Modulation）でも帯域幅6MHzで伝送速度30Mビット／秒の高速データラインを作ることができる。これにケーブルモデムが使用される。ケーブルテレビの空きチャンネルを利用して、4Mビット／秒～27Mビット／秒の高速データ通信を実現することができる。ケーブルモデム用チューナは、このようなケーブルテレビシステムにおけるケーブルモデムに使用され、受信したCATV信号を周波数変換した後、中間周波信号として取出す役割を果たしている。

##### 【0003】

図8は、従来のケーブルモデム用チューナ1の構成を示すブロック図である。

CATV信号については、局側に向けて送信される上り信号が5MHz～42MHz、局側からケーブルモデム用チューナに向けた下り信号が54MHz～860MHzにて運用され、チューナの入力端子2を介してケーブルの回線に接続される。ケーブルモデムより送信される上り信号は、CATV局（システムオペレータ）のデータレシーバにて受信され、センターのコンピュータに入る。

#### 【0004】

図8を参照して、ケーブルモデム用チューナ1は、ケーブルテレビ信号を入力するケーブルテレビ信号入力端子2と、QPSK送信機からのデータ信号を入力するデータ端子3と、データ端子3とケーブルテレビ信号入力端子2との間に設けられるアップストリーム回路4とを備える。

#### 【0005】

ケーブルモデム内部における上り信号は、データ端子3にたとえばQPSK(Quadrature Phase Shift Keying)送信機からの直交位相変位変調(QPSK)されたデータ信号が導入される。このデータ信号は、アップストリーム回路4を介してCATV局に送信される。

#### 【0006】

一方、入力端子2より入力される下り信号は、470～860MHzを受信するUHFバンド（以下B3バンドともいう）、170MHz～470MHzを受信するVHF-Highバンド（以下B2バンドともいう）、および54～170MHzを受信するVHF-Lowバンド（以下B1バンドともいう）に分割され、各バンドごとに設けられた受信回路によって処理される。ただし、上述した各バンドの範囲は、特に規定されるものではない。

#### 【0007】

ケーブルモデム用チューナ1は、さらに、5～46MHzの減衰域および54MHz以上の通過域を有するハイパスフィルタ5と、ハイパスフィルタ5通過後の信号を各バンドに対応する回路群に振分けるための入力切換回路6および7とを備える。

## 【0008】

下り信号は、ハイパスフィルタ5を通過した後、入力切換回路6および7によってバンドの切換が行なわれて、上述のバンドB1～B3のいずれかに対応した回路群に供給される。

## 【0009】

ケーブルモデム用チューナ1は、さらに、B1～B3の各バンドに対応して設けられる高周波増幅入力同調回路8，9および10と、UHFバンドおよびVHFバンドに対応してそれぞれ設けられる高周波増幅回路11および12と、B1～B3バンドにそれぞれ対応して設けられる高周波増幅出力同調回路15，16および17と、UHFバンドに対応して設けられるミキサ回路18および局部発振回路19と、VHFバンドに対応して設けられるミキサ回路20および局部発振回路21と、ミキサ回路18および20の出力を中間周波帯域において増幅するための中間周波増幅回路22とを備える。

## 【0010】

各バンドに対応して設けられた高周波増幅入力同調回路、高周波AGC回路、高周波増幅出力同調回路、ミキサ回路および局部発振回路は、受信チャンネルに応じて、受信したバンドに対応する回路群が動作状態となり、他のバンドに対応する回路群は非動作状態とされる機能を有している。たとえば、UHFバンドのチャンネル受信時は、UHFバンド系統の高周波増幅入力同調回路8、高周波増幅回路11、高周波増幅出力同調回路15、ミキサ回路18および局部発振回路19が動作状態となり、VHF-HighバンドおよびVHF-Lowバンド系統の高周波増幅入力同調回路9と10、高周波増幅回路12、高周波増幅出力同調回路16と17、ミキサ回路20および局部発振回路21が非動作状態となり、動作を停止する。

## 【0011】

入力端子2に入力されたCATV信号は、上述したようにハイパスフィルタ5を通過した後、入力切換回路6，7に入りバンドの切換が行なわれる。そして、その出力は、高周波増幅入力同調回路8，9，10に導かれてチャンネルの選局が行なわれる。チャンネル選局が行なわれた信号は、AGC端子24に入力され

抵抗13, 14を介してあたえられるA G C電圧に基いて高周波増幅回路11, 12によって所定レベルに増幅された後、高周波出力同調回路15, 16, 17に供給され、ここで受信信号を導出する。

#### 【0012】

その後、選択された受信信号は、ミキサ回路18, 20および局部発振回路19, 21で中間周波数（以下I Fとも称する）に周波数変換され、中間周波増幅回路22で増幅される。

#### 【0013】

中間周波増幅回路22によって増幅された中間周波信号（以下I F信号とも称する）は、出力端子23より出力される。

#### 【0014】

このように、従来のケーブルモデム用チューナ1は、受信したC A T V信号を受信チャンネルに応じて選局した後に、チャンネル選局が行なわれた信号を周波数変換してI F信号として出力端子23から出力する。

#### 【0015】

##### 【発明が解決しようとする課題】

しかしながら、このようなケーブルモデム用チューナ1を用いてデジタル信号であるQ A M信号を取り扱い、出力端子23から出力されるI F信号をQ A M復調用としてQ A M復調回路に送出することには、以下に述べるような種々の問題点が生じる。

#### 【0016】

(1) Q A M復調回路として用いられるQ A M復調用I Cの種類によって、異なる周波数域のI F信号が必要である点がまず挙げられる。なお、以下においては、I F信号のうち、従来のケーブルモデム用チューナが出力するI F信号の周波数域をH i g h - I Fと称し、上記H i g h - I Fよりも低く通常10MHz以下の周波数範囲である周波数域をL o w - I Fと称する。Q A M復調用I Cは、現状ではL o w - I FのQ A M信号の受信を目的とするI Cと、H i g h - I FのQ A M信号の受信を目的とするI Cとに分かれている。これは、Q A M復調用I Cのアナログ/デジタルコンバータの性能による制限である。このため、後

段に接続されるQAM復調用ICが受信可能な周波数域に適合させるために、2種類のケーブルモデム用チューナまたは、ケーブルモデム用チューナとQAM復調用ICとの間に配置される周波数変換回路が必要とされていた。

#### 【0017】

(2) アップストリーム信号の送信信号の最大出力レベルは、+58dBmVで一定の値が得られなければならないことがDOCSIS(北米のケーブルモデムの規格)で規定されており、この規定を満たすようにチューナの入力端での信号レベルが必要とされる。従来のケーブルモデム用チューナの入力レベルは、このレベルまで必要とされていなかった。

#### 【0018】

(3) DOCSISでは、アップストリーム信号の送信信号が+58~+6dBVまで1dBごとに可変制御できることが要求されているが、従来この機能は必要とされていなかった。

#### 【0019】

(4) DOCSISの規定では、送信信号の高周波のレベルが-50dBmV以上となっており、図8に示した例では従来のレベルより大幅に改善する必要がある。

#### 【0020】

(5) デジタルノイズへの対応が必要となる点も挙げられる。QAM復調用ICが要求するの入力信号レベルが高いため、高ゲインの増幅器が必要とされる。このため、全体システムを構成した際に、設けられるCPU(Central Processing Unit)のクロックノイズやバスノイズのレベルも大きくなる。QAM復調用IC、CPUおよびケーブルモデム用チューナは同一ボード上に実装されることが一般的であるため、このようなノイズの影響が増大する。

#### 【0021】

上述の図8では、ケーブルモデム用チューナを示したが、最近ではディジタルセットトップボックス(以下、STBと称する)と呼ばれるCATV用チューナがある。ケーブルモデムでは、CATV局側から送られてくる下りのデータ信号をテレビジョンモニタに表示するものであるのに対して、STBではCATV局

側から送られてくるQPSK変調された下りのデータ信号をチューナ部から分岐し、CPUで処理してパーソナルコンピュータに出力できるようにしたものである。

#### 【0022】

このため、ケーブルモデムでは、前述の如く54MHz～860MHz帯のCATVの空きチャネルを利用して下りのデータ信号を送出しているのに対して、STBでは別の帯域の70MHz～130MHzの周波数が用いられている。

#### 【0023】

STBでは、図8に示したHPFの出力側に下りデータ信号を分岐するための分岐回路が設けられており、分岐された下りデータ信号はOOB(Out Of Band)端子に出力される。OOB端子は分岐されたデータをCPUに出力する。

#### 【0024】

このSTBにおいても、CATV信号が上り信号が5MHz～42MHz、下り信号が54MHz～860MHzにて運用され、入力端子2よりケーブルの回接続される。STBから送信された上り信号はCATV局のデータレシーバにて受信され、センターのコンピュータに入力される。

#### 【0025】

STBの内部では、上り信号がデータ端子にQPSK送信機(図示せず)からのQPSKされたデータ信号が導入される。このデータ信号はセンターのコンピュータによりCATV回線を介してSTBに導入されてSTB内部のCPU(図示せず)によって処理された後、QPSK変調器に与えられる。それ以外の動作は、図8に示したケーブルモデム用チューナと同じであり、STBにおいても前述のケーブルモデム用チューナと同じ課題を有している。

#### 【0026】

本発明は、このような問題点を解決するためになされたものであって、その目的は、QAM復調用に適した信号を出力することが可能なCATV用チューナを提供することである。

#### 【0027】

##### 【課題を解決するための手段】

この発明は、CATV（ケーブルテレビジョン）局へデータ信号を送出するためのアップストリーム回路と、CATV局からの多波の下り信号をデータ信号を除去しながら導入するためのハイパスフィルタと、ハイパスフィルタにより導入された下り信号を受信するための受信部とを備えたCATV用チューナであって、アップストリーム回路は、CATV局へのデータ信号を所定の利得で増幅する利得が可変な増幅回路と、増幅回路の出力をハイパスフィルタの入力と結合する結合回路とを含み、受信部は、下り信号から受信チャンネルに対応する信号を取り出して増幅し、第1の周波数域の中間周波数信号に変換するためのチューナ部と、第1の周波数域の中間周波数信号を受けて、第1の周波数域および第1の周波数域よりも低い第2の周波数域のいずれか一方の中間周波信号を選択的に出力するダウンコンバータ部とを備えたことを特徴とする。

#### 【0028】

好ましくは、ダウンコンバータ部は、第2の周波数域の中間周波信号を出力する第1のモードにおいては、第2の周波数域に対応する発振信号を生成し、第1の周波数域の中間周波信号を出力する第2のモードにおいては、発振信号の生成を停止する局部発振回路と、ダウンコンバータ部に入力される第1の周波数域の中間周波数信号と局部発振回路の出力とを混合するためのミキサ回路と、ミキサ回路の出力信号を受けて、設定されたカットオフ周波数に応じた周波数域の信号を通過させるフィルタ回路とを含む。

#### 【0029】

より好ましくは、チューナ部は、受信チャンネルに対応する信号の振幅を所定レベルに調整するための第1のAGC部を含み、さらにチューナ部とダウンコンバータ部との間に配置され、第1の周波数域の中間周波数信号の振幅を所定レベルに調整するための第2のAGC部を含む。

#### 【0030】

より好ましくは、チューナ部およびダウンコンバータ部は、不平衡型の信号を出力し、さらにダウンコンバータ部の出力を受けて平衡型の信号に変換する信号変換回路を含む。

#### 【0031】

さらに、より好ましくは、ミキサ回路は、第2のモード時においては、第1の周波数域の中間周波数信号を増幅する。

【0032】

さらに、より好ましくは、局部発振回路は、第2の周波数域で発振する振動素子と、振動素子の出力を入力電極に受ける第1のバイポーラトランジスタと、第1のトランジスタの入力電極と第1の電圧ノードとの間に結合される第1のバイアス抵抗と、第1のバイポーラトランジスタの出力電極の一方と第1の電圧ノードとの間に結合される第2のバイアス抵抗を有し、ミキサ回路は、振動素子の出力および第1の周波数域の中間周波数信号を入力電極に受ける第2のバイポーラトランジスタと、第1および第2のバイポーラトランジスタの入力電極間に結合される第3のバイアス抵抗と、第2のバイポーラトランジスタの入力電極と前記第1の電圧ノードよりも高い電圧を供給する第2の電圧ノードとの間に結合される第4のバイアス抵抗とを有する。

【0033】

さらに、より好ましくは、局部発振回路は、振動素子と並列に接続され、外部からオン／オフが指示されるスイッチ素子を有し、第1および第2のモード時において、スイッチ素子はそれぞれオフおよびオンする。

【0034】

さらに、より好ましくは、CATV局から多波の下り信号とは異なる帯域の下りデータ信号がケーブルを介して受信部に入力されていて、受信部は下りデータ信号を分岐して出力する分岐回路を含む。

【0035】

さらに、より好ましくは、アップストリーム回路と、チューナと、ハイパスフィルタと、ダウンコンバータはそれぞれ個別的に仕切られたシールドケースに収納される。

【0036】

【発明の実施の形態】

以下において、本発明の実施の形態について図面を参照して詳しく説明する。

【0037】

図1は、本発明の実施の形態に従うSTB100の構成を示すブロック図である。

#### 【0038】

図1を参照して、本発明のSTB100は、図8に示した従来のケーブルモデム用チューナ1と比較して、HPF5の出力側にOBB端子26に接続された分歧回路25と、バッファ增幅器27が接続されており、さらに、以下の構成が異なっている。すなわち、QPSK変調されたリターンパス信号は、データ入力端子3に入力され、LPF34を介してPGA(Programmable Gain Control)30に入力される。さらに、QPSK信号はPGA30に含まれる電力増幅器33に与えられて増幅された後、1dBごとに可変のステップアップエーテナタ32に与えられて利得制御される。

#### 【0039】

この制御機能は、ゲイン制御端子35から入力されたデジタル制御信号であるI2Cバス、3WireバスあるいはBCDコード他アナログ制御によるAGC電圧などにより制御される。QPSK信号はこの後さらに電力増幅器31によって電力増幅され、全体として、すなわちデータ入力端子3から入力端子2までの利得が26dB以上に増幅される。このために、PGA30での利得は、リニアリティによるスプリアスエミッションを考慮して26dBから30dB必要とされる。PGA30からの出力は、LPF40を介して入力端子2から出力される。

#### 【0040】

さらに、ミキサ18および19の出力側には、ダウンコンバータ40が設けられる。ダウンコンバータ40は、中間周波増幅回路22から出力されるHigh-IFのIF入力信号を受けて、選択的にHigh-IFおよびLow-IFのいずれか一方の周波数域に設定される、QAM復調に適したIF出力信号に変換する。IF出力信号は、ダウンコンバタ回路40の出力端子47からQAM復調回路に与えられる。

#### 【0041】

ここで、IF入力信号を生成するまでのブロック、すなわち従来のケーブルモ

デム用チューナ1に含まれている構成部分については、既に説明したとおりであるので説明は繰返さない。

#### 【0042】

ダウンコンバータ40は、IF入力信号を受けるSAWフィルタ41と、中間周波AGC回路42（以下、IF-AGC回路とも称する）と、IF-AGC回路42の出力信号と発振信号とを混合するためのミキサ回路43およびLow-IFに対応する周波数域の発振信号を生成するための局部発振回路44と、Low-IF出力信号とHigh-IF信号出力時とでカットオフ周波数を切換え可能なフィルタ回路（LPF）45と、ミキサ回路43から出力された非平衡信号を平衡信号に変換するための平衡／不平衡変換回路46とを含む。

#### 【0043】

チューナで選局した受信チャンネルに対応するIF入力信号は、SAWフィルタ41を経由した後、IF-AGC回路42によって振幅を所定レベルに調整されて、ミキサ回路43に供給される。

#### 【0044】

詳しくは後程説明するが、ダウンコンバタ回路40は、外部からの切換指示に応じて、High-IF信号もしくはLow-IF信号のいずれか一方を選択的に出力することができる。

#### 【0045】

外部からLow-IF信号の出力が指示された場合（以下、Low-IF信号出力時ともいう）においては、局部発振回路44によってLow-IF信号に対応する発振信号が出力される。ミキサ回路43は、IF-AGC回路42からの出力と上記発振信号とを混合し、Low-IF信号を出力する。フィルタ回路45は、外部からの切換指示に応じて、Low-IF帯域の信号が通過できるようにカットオフ周波数を設定する。これにより、ダウンコンバタ回路40は、IF入力信号をLow-IF域にダウンコンバートして平衡／不平衡変換回路46に対して出力する。

#### 【0046】

一方、外部からHigh-IF信号の出力が指示された場合（以下、High

- I F 信号出力時ともいう)においては、ダウンコンバータ回路4 0は、周波数変換を行なう必要がなく、I F 入力信号と同一の周波数を有する信号を出力すればよい。したがって、この場合においては局部発振回路4 4の発振は停止され、ミキサ回路4 3は、中間周波增幅回路として動作する。この場合には、フィルタ回路4 5は、外部からの指示に応じて、H i g h - I F 帯域の信号が通過できるようにカットオフ周波数を設定する。この結果、ダウンコンバータ回路4 0はH i g h - I F 信号の出力が平衡／不平衡回路4 6に対して出力される。

## 【0047】

図2は、ダウンコンバータ回路4 0の具体的な構成を説明するための回路図である。

## 【0048】

図2を参照して、SAWフィルタ4 1は、I F - A G C 回路2 2から受けたI F入力信号を、伝送すべき帯域幅に変換するとともに不要信号を取除く作用を行なう。SAWフィルタ4 1は、圧電素子の表面上に取付けられた電極によって、表面弾性波によって起こる電圧振動を取出すフィルタであり、電極の位置構造により共振特性を変えることができるという特徴を有する。

## 【0049】

I F - A G C 回路4 2は、SAWフィルタ4 1からの出力信号およびA G C 端子4 8に入力されたA G C 電圧を受けるデュアルゲート型電界効果トランジスタT 1を含む。トランジスタT 1は、SAWフィルタ4 1からの出力信号をA G C 電圧に応じて増幅するために設けられる。A G C 端子4 8とデュアルゲートの一方との間には抵抗素子R 3が設けられ、A G C 端子4 8およびデュアルゲートの一方に対応して、接地キャパシタC 7およびC 2がそれぞれ設けられる。

## 【0050】

また、SAWフィルタ4 1とデュアルゲートの他方との間には、トランジスタT 1への直流成分を阻止するためのキャパシタC 1および抵抗素子R 1が設けられ、デュアルゲートの他方と電源端子4 9との間にはゲートバイアス抵抗R 2が設けられる。インダクタL 1は、チョークコイルに相当する。

## 【0051】

AGC電圧は、出力端子47からQAM復調回路に与えられる出力IF信号のレベルを1Vp-p確保するように、AGC制御回路（図示せず）によって設定される。このような構成のIF-AGC回路42によるIF-AGCの利得減衰量は約50dB得ることができるために、高周波增幅回路11, 12によって実行されるRF-AGCとを組合せることによって、出力IF信号のレベルを1Vp-p程度確保することが可能となる。

#### 【0052】

ミキサ回路43および局部発振回路44は、バイポーラトランジスタT2およびT3をそれぞれ含む。バイポーラトランジスタT2およびT3のベースバイアスとして設けられる抵抗素子R4, R5およびR8は、直列に接続される。これにより、部品点数の削減を図ることができ、コスト的に有利となる。

#### 【0053】

また、ミキサ回路43中のバイポーラトランジスタT2のコレクタ、エミッタ間電圧 $V_{CE}$ を2.5Vとし、局部発振回路44中のバイポーラトランジスタT3の $V_{CE}$ を1.5V程度に設定することにより、低消費電力化を図ることが可能となる。

#### 【0054】

局部発振回路44は、さらに水晶振動子50を含む。水晶振動子50には、オーバートーンおよび基本波のいずれのタイプをも適用することができる。バイポーラトランジスタT3のエミッタとバイポーラトランジスタT2のベースの間に設けられるキャパシタC16は、発振信号をミキサに注入するための容量素子であるが、バイポーラトランジスタT2およびT3をツインタイプとして適用することによって、モールド内の寄生容量によってこのキャパシタC16を構成することも可能となる。これによって、さらに部品点数の削減が可能となる。

#### 【0055】

局部発振回路44は、さらに、水晶振動子50と並列に設けられるスイッチSW1を有する。外部からの切換指示に応じてスイッチSW1をオンすることにより、水晶振動子50の出力ノードを接地ノードと強制的に接続することができ、発振を停止するのと同様の効果が得られる。

## 【0056】

ミキサ回路43および局部発振回路44中に配置される、キャパシタC4, C5, C6は接地容量であり、キャパシタC8, C10は帰還容量である。キャパシタC3, C9, C11は、信号の直流成分を阻止するために配置される。また、抵抗素子R6, R7, R10は、バイポーラトランジスタT2およびT3に対応して設けられるバイアス抵抗であり、抵抗素子R9は、水晶振動子50の発振周波数を調整するために設けられるダンピング抵抗である。

## 【0057】

フィルタ回路45は、図2においては一例としてローパスフィルタで構成され、ミキサ回路43からの出力を通過させるインダクタL2と、インダクタL2と並列に接続されるキャパシタC13と、インダクタL2およびキャパシタC13と並列に接続されるスイッチSW2と、インダクタL2と接地ノードとの間に接続されるキャパシタC12およびC14とを有する。

## 【0058】

フィルタ回路46は、外部からの切換指示に応じてスイッチSW2をオン／オフすることによって、そのカットオフ周波数を切換えることができる。具体的には、High-IF信号出力時およびLow-IF信号出力時において、SW2はそれぞれオンおよびオフされる。

## 【0059】

フィルタ回路46は、スイッチSW2のオフ時においては、Low-IF信号を透過して、High-IF信号を減衰させる。したがって、カットオフ周波数がHigh-IF帯域よりも低く、かつLow-IF帯域よりも高くなるように、キャパシタC12, C13, C14およびインダクタL2の値は決定される。

## 【0060】

スイッチSW2のオン時においては、インダクタL2およびキャパシタC13の両端が短絡されるため、カットオフ周波数が高くなつて、フィルタ回路46はHigh-IF信号も透過する。このときのカットオフ周波数が、High-IF帯域よりも高くなるように、キャパシタC14の値は設定される。

## 【0061】

このように、外部からの指示に応じて、カットオフ周波数を切換えることが可能なフィルタ回路46を設けることによって、当該フィルタ回路を中間周波同調回路として動作させることができる。

#### 【0062】

また、フィルタ回路46をミキサ回路43の負荷として接続することによって、局部発振回路44のリーケージを最小にするという効果も生じる。

#### 【0063】

フィルタ回路45の出力は、平衡／不平衡変換回路46に伝達される。平衡／不平衡変換回路46は、フィルタ回路46の出力を90°位相の違う2出力信号に変換して、平衡型出力として出力端子47に出力する。このように、平衡／不平衡変換回路46によって、STB100の出力を平衡型信号とすることによって、STB100と後段に配置されるQAM復調用ICとを直結することが可能となる。

#### 【0064】

なお、同様の機能を有し、High - IF信号出力時とLow - IF信号出力時に対応する周波数域の信号を透過できる構成であれば、フィルタ回路46の構成は、図2に示した例に限られない。この点は、IF - AGC回路42、ミキサ回路43および局部発振回路44の構成についても同様である。

#### 【0065】

次に、局部発振回路43およびフィルタ回路46にそれぞれ設けられたスイッチSW1およびSW2の双方が、High - IF信号時にはオンされ、Low - IF信号出力時にはオフされる。スイッチSW1およびSW2は、外部からの指示に応じて共通に制御される。スイッチSW1およびSW2には、電子スイッチおよびメカスイッチのいずれを適用することも可能である。

#### 【0066】

スイッチSW1およびSW2がオンした場合には、水晶振動子50の発振は停止され、フィルタ回路46のカットオフ周波数は高くなる。これにより、ミキサ回路43は、IF入力信号の周波数を変換することなく増幅するとともに、フィルタ回路46は、High - IF信号を透過する。

## 【0067】

一方、スイッチSW1およびSW2がオフ状態とされる場合には、水晶振動子50のLow-IF域の発振出力は、局部発振回路43によって増幅されてミキサ回路44に送出される。ミキサ回路44は、局部発振回路43から受ける発振信号とIF-AGC回路42の出力信号とを混合して、Low-IF信号域の信号を出力する。フィルタ回路46中のキャパシタC13のキャパシタンス値は、スイッチSW2がオフされている場合には、Low-IF信号帯域の信号が通過し、High-IF信号帯域の信号が減衰されるように設定される。

## 【0068】

このような構成とすることにより、ミキサ回路43、局部発振回路44およびフィルタ回路46を含むダウンコンバータ回路40は、スイッチSW1およびSW2がオンされている場合には、High-IF帯域の信号を出力し、SW1およびSW2がオフされている場合には、Low-IF帯域の信号を出力する。すなわち、単一のダウンコンバータ回路40によって、スイッチのオン／オフによって、異なる周波数帯域のIF信号を選択的に出力することが可能となり、入力信号の周波数域の異なるQAM復調用ICに対して共通に適用することができる。

## 【0069】

この際に、ミキサ回路43と局部発振回路44のバイアス抵抗R10を除く回路をプリント基板の一方の面に配置し、フィルタ回路46とバイアス抵抗R10とをプリント基板の他方の面上に実装する構成とすれば、当該プリント基板の他方の面上に実装された回路のみによってHigh-IF信号の出力を実行することができる回路構成とし、さらにプリント基板の一方の面の回路構成を追加することによって、Low-IFおよびHigh-IFの両方の信号を選択的に発生できる回路を実装することができる。

## 【0070】

なお、スイッチSW1およびSW2による切換機能を有しているので、図2に示した回路を、プリント基板の同一面上に実装することももちろん可能である。

## 【0071】

図3は、本発明の実施の形態に従うQAM復調システム300の全体システムを示すブロック図である。

【0072】

図3を参照して、QAM復調システム300は、図2に示したSTB100と、QAM復調回路200とを含む。図3に示したSTB100は、その主要部のHPF5と、分岐回路25と、チューナ部25と、ダウンコンバータ回路40と、LPF4と、PGA30と、LPF34とが示されている。チューナ部110は図2のバッファ増幅器27からミキサ18および19までの構成を含むものとする。

【0073】

既に説明したように、STB100が出力するIF信号は、High/Low-IFのいずれの周波数に設定することも可能であり、平衡型の信号であり、かつ、1Vp-pの信号レベルを有するQAM復調回路200の入力信号として好適なものである。しかも、STB100の出力およびQAM復調回路200の入力をいずれも平衡型とすることによって、両者の接続部に外部からのデジタルノイズが生じ難くなるという効果も奏する。

【0074】

QPSKの上り信号はQAM復調回路200から変調信号（アップストリーム信号）として導出され、LPF34を介してPGA30に供給される。PGA30はQAM復調回路200からの制御信号により利得制御される。PGA30からの信号はLPF4を介して入力端子2に導出される。また、もう一方のダウンストリーム信号はHPF5を介してOBB信号として映像信号から分岐回路25によって分離される。OBB信号はQAM復調回路200に供給される。

【0075】

映像信号はチューナ部110により選局されIF信号としてダウンコンバータ回路40からQAM復調回路200に入力される。QAM復調された信号は、データ信号としてトランスポートデコーダ（図示せず）与えられる。

【0076】

図4はこの発明の一実施形態におけるSTB100の各部の配置図である。図

4において、シールドケース300の外側にF型コネクタ301が取り付けられ、シールドケース300の内部は仕切り板310によって区域302～309に仕切られている。区域302には図1に示したHPF5と分岐回路25とバッファ增幅器27とが収納され、区域303にはPGA30が収納され、区域304にはLPF4、34が収納されている。区域305には入力切換回路6、7と高周波増幅入力同調回路8、9、10が収納され、区域306には高周波増幅回路11、12が収納され、区域307には局部発振器19、21が収納され、区域308にはミキサ18、20が収納される。さらに、シールドケース300の側面には電源供給端子、データ端子などの端子310が取り付けられている。

#### 【0077】

このようにシールドケースを構成することにより、入力端子に現れるスプリアスエミッションを低減でき、また上り信号の高周波信号がダウンストリーム側に流入するのを最小限にすることができます。

#### 【0078】

図5はシールドケース300の展開図であり、図6はシールドケースの3面図である。図5に示すように、シールドケース300を1枚の金属板で側板および仕切り板とともにプレス加工して製造することができ、プレス加工後に図6に示すように側板を折り曲げ、仕切り板を取り付けるだけで比較的安価に製造できる。

#### 【0079】

図7はF型コネクタの取り付け部分の要部を示す図である。

従来のF型コネクタの周辺部分のシールドケースは、シールド蓋と嵌合されていなかった。これに対して、図7に示した実施形態では、シールド蓋320にアース用舌片321が形成され、シールドケース300には切越し311が形成される。そして、シールド蓋320のアース用舌片321をシールドケース300の切越しに圧接することによって、シールド蓋320をシールドケース300に嵌合することができる。それによって、外部からのバスノイズやマイクロプロセッサのクロックノイズなどによる悪影響を軽減できる。

#### 【0080】

今回開示された実施の形態はすべての点で例示であって制限的なものではないと考えられるべきである。本発明の範囲は上記した説明ではなくて特許請求の範囲によって示され、特許請求の範囲と均等の意味および範囲内でのすべての変更が含まれることが意図される。

#### 【0081】

##### 【発明の効果】

以上のように、この発明によれば、アップストリーム回路として、利得の可変な増幅器を設けたことによって、D O C S I Sで規定する利得に設定することが容易にできる。

#### 【0082】

また、チューナ部の出力した中間周波信号の周波数域よりも低い周波数域の発振信号の生成を実行／停止切換可能な局部発振回路の出力と、チューナ部の出力した周波数域の中間周波信号とを混合するダウンコンバータ部を備えるので、同一構成の回路によって、異なる周波数域の中間周波信号を選択的に出力することができる。この結果、C A T V用チューナを、入力周波数範囲の異なるQ A M復調回路に対して汎用的に適用できる。また、ミキサ回路の出力負荷にフィルタ回路を接続しているので、局部発振回路のリーケージを抑制することができる。

#### 【0083】

また、チューナ部に含まれる高周波域のA G C部に加えて、中間周波信号に対するA G C部をさらに備えることにより、入力受信信号レベルの変動に対して出力信号の変動を抑制することができる。この結果、Q A M復調回路の入力信号として好適な信号を出力することができる。

#### 【0084】

さらに、不平衡信号を平衡信号に変換する信号変換回路を備えることにより、Q A M復調回路の入力信号として好適な信号を出力することができる。

#### 【0085】

また、局部発振回路およびミキサ回路をバイポーラトランジスタによって構成し、それぞれのバイポーラトランジスタに対して設けられるベースバイアス抵抗同士を直列に接続することにより、低コスト化を図ることが可能となる。

## 【0086】

また、フィルタ回路のカットオフ周波数を切換えることにより、中間周波同調回路としての機能を併有させることが可能である。

## 【0087】

さらに、中間周波信号に対するA G C部と、不平衡型の出力信号を受けて平衡型の信号に変換する信号変換回路とを備えることにより、Q A M復調回路に直接入力可能な出力信号を生成し、効率的なQ A M信号復調システムを構成することが可能である。

## 【0088】

また、チューナ部、中間周波A G C部、ダウンコンバータ部、および信号変換回路を同一筐体内に内蔵することにより、外部からのノイズ影響を軽減することが可能である。

## 【図面の簡単な説明】

【図1】 本発明の実施の形態に従うS T B 1 0 0 の構成を示すブロック図である。

【図2】 ダウンコンバータ回路3 0 の具体的な構成を説明するための回路図である。

【図3】 本発明の実施の形態に従うQ A M復調システム3 0 0 の全体システムを示すブロック図である。

【図4】 この発明によるC A T V用チューナを構成する各回路が収納されるシールドケースを示す図である。

【図5】 図4のシールドケースの展開図である。

【図6】 シールドケースを組み立てた状態を示す図である。

【図7】 シールドケースとシールド蓋との嵌合状態を説明するための図である。

【図8】 従来のケーブルモデム用チューナの概略ブロック図である。

## 【符号の説明】

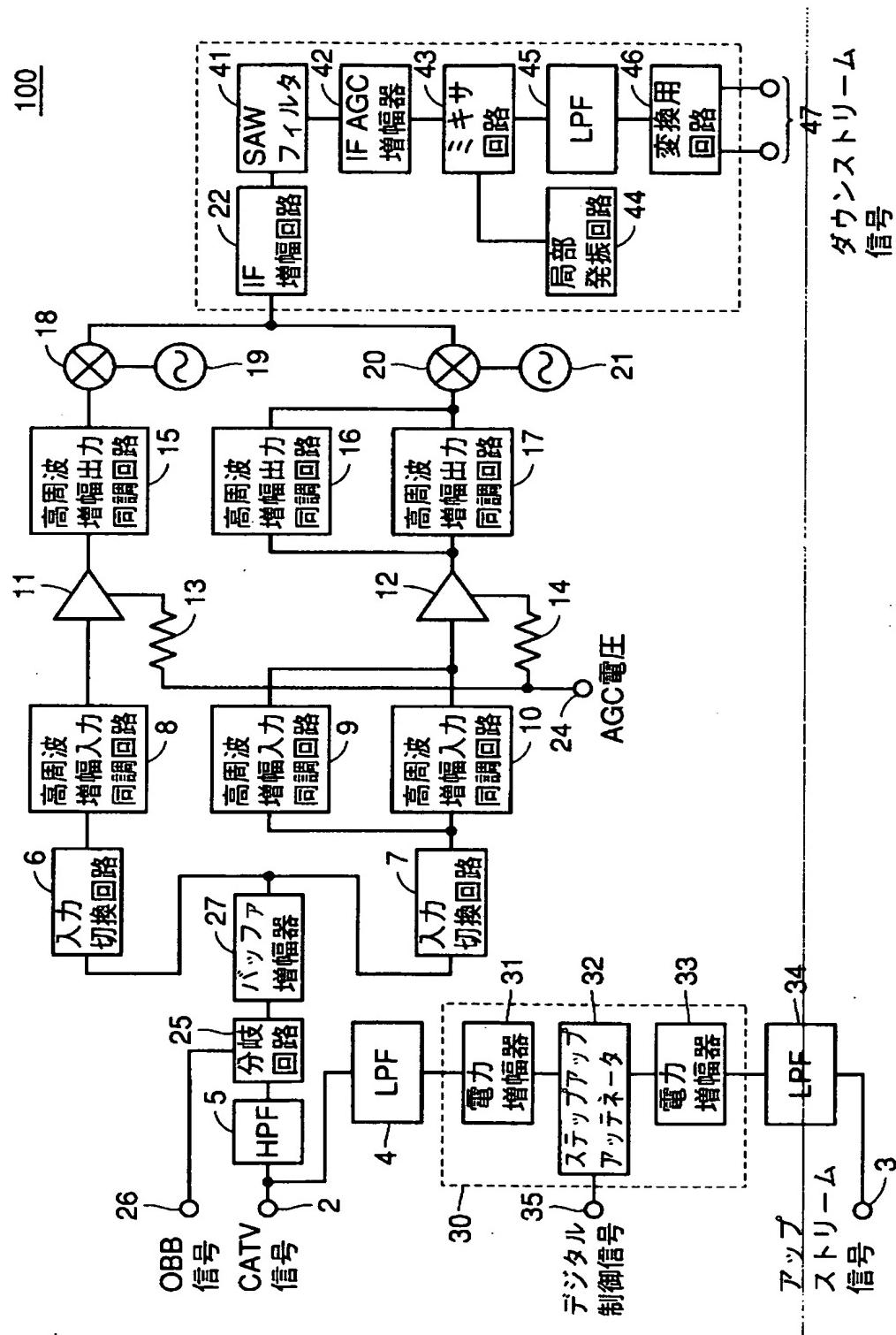
2, 3, 26, 47 端子、4, 34, 45 L P F、5 H P F、6, 7  
入力切換回路、8, 9, 10 高周波增幅入力增幅同調回路、11, 12 高周

波増幅器、15, 16, 17 高周波増幅出力同調回路、18, 19, 43 ミ  
キサ回路、19, 21, 44 局部発振回路、22 I F增幅回路、30 P G  
A、31, 33 電力増幅器、32 ステップアップアッテネータ、40 ダウ  
ンコンバータ、41 S A W フィルタ、42 I F-A G C回路、46 変換用  
増幅器、300 シールドケース、320 シールド蓋。

【書類名】

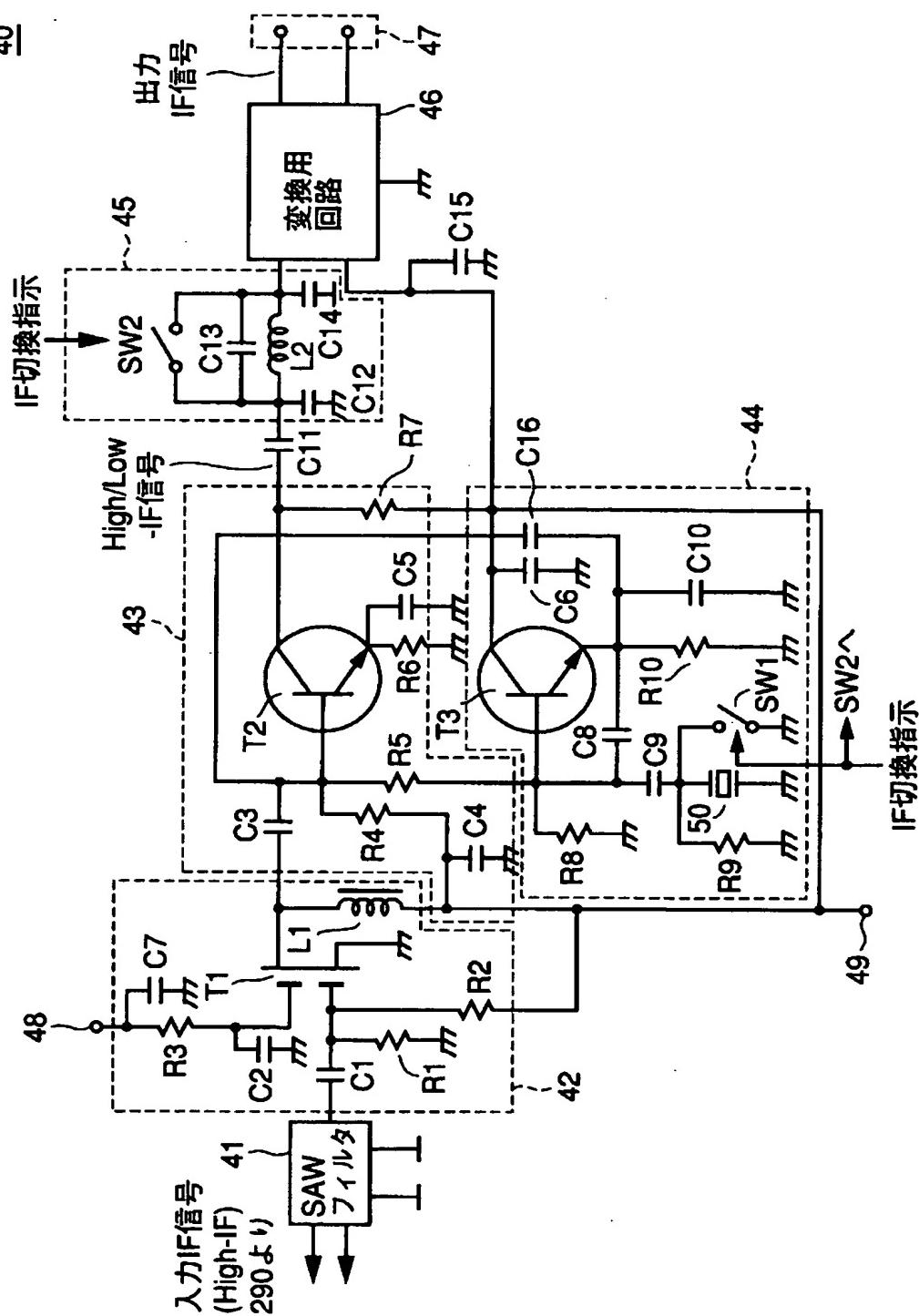
図面

【図1】



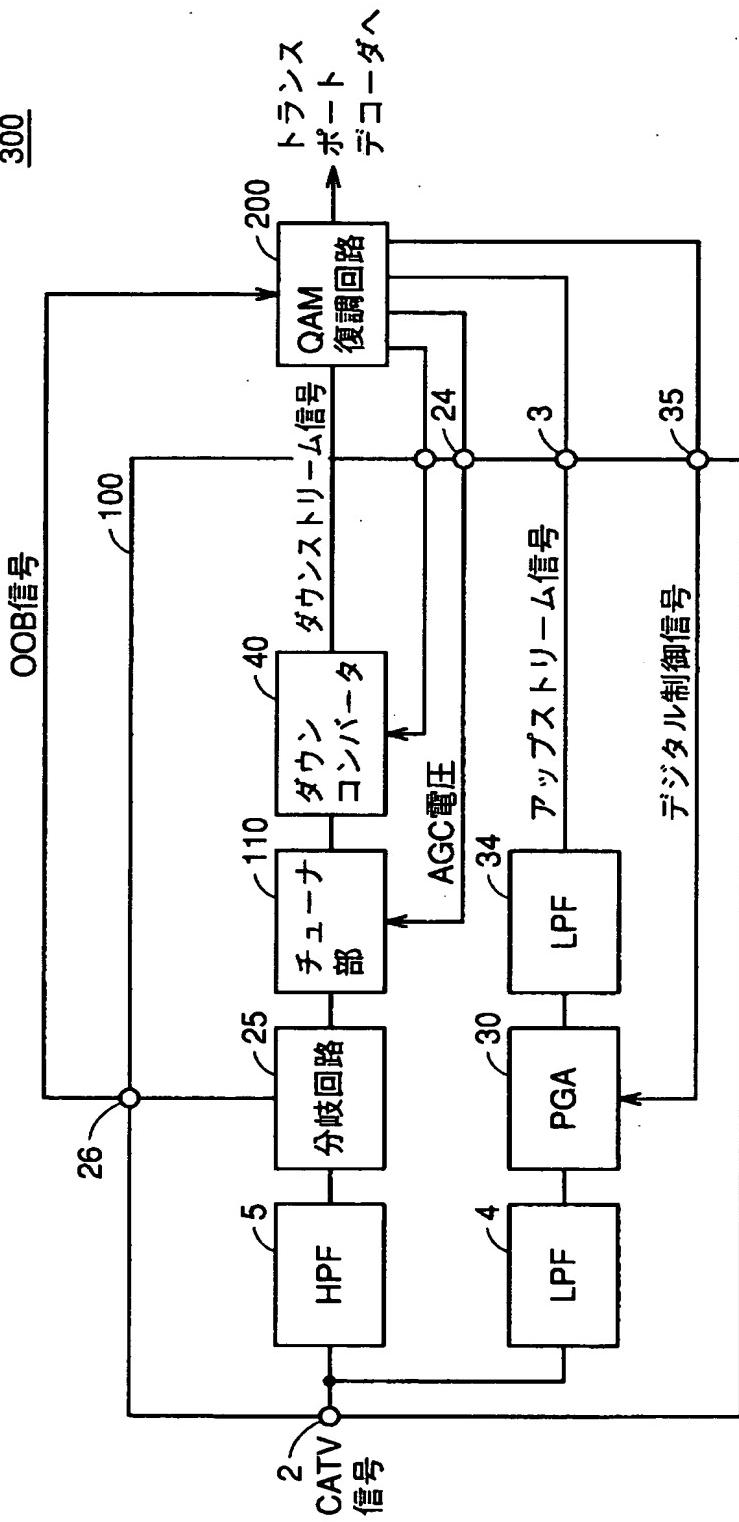
【図2】

40

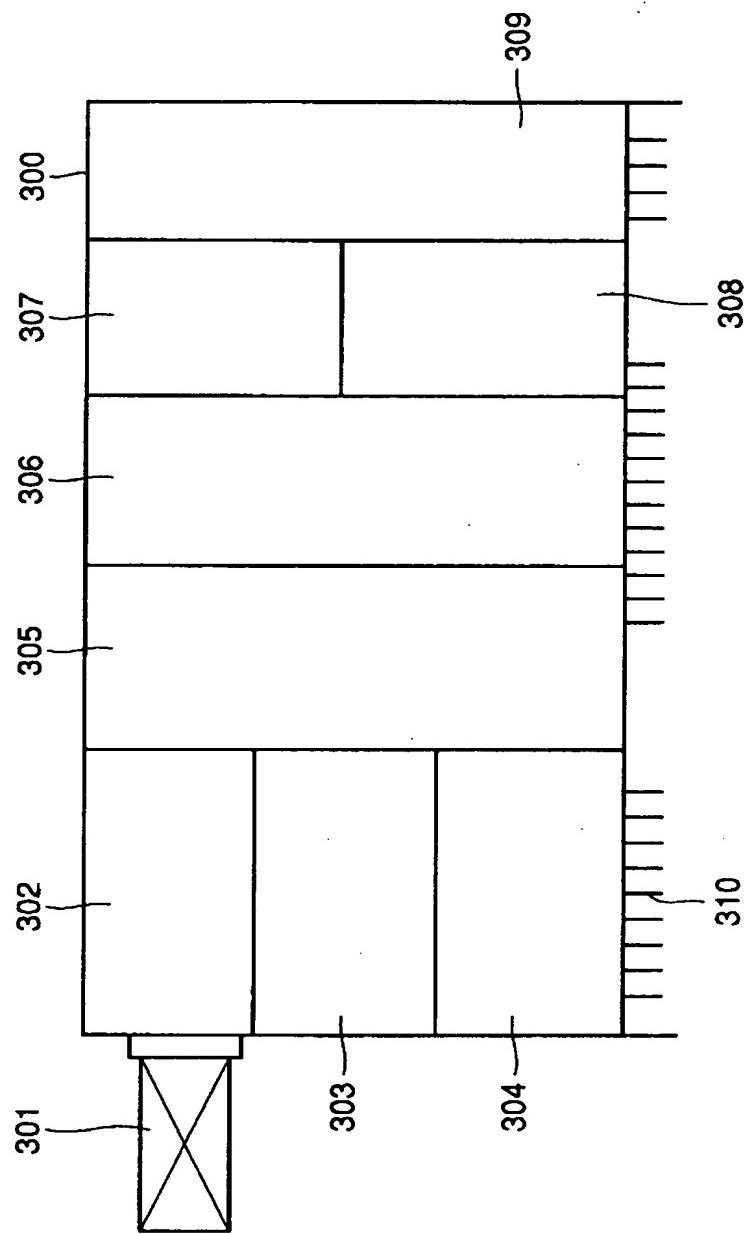


【図3】

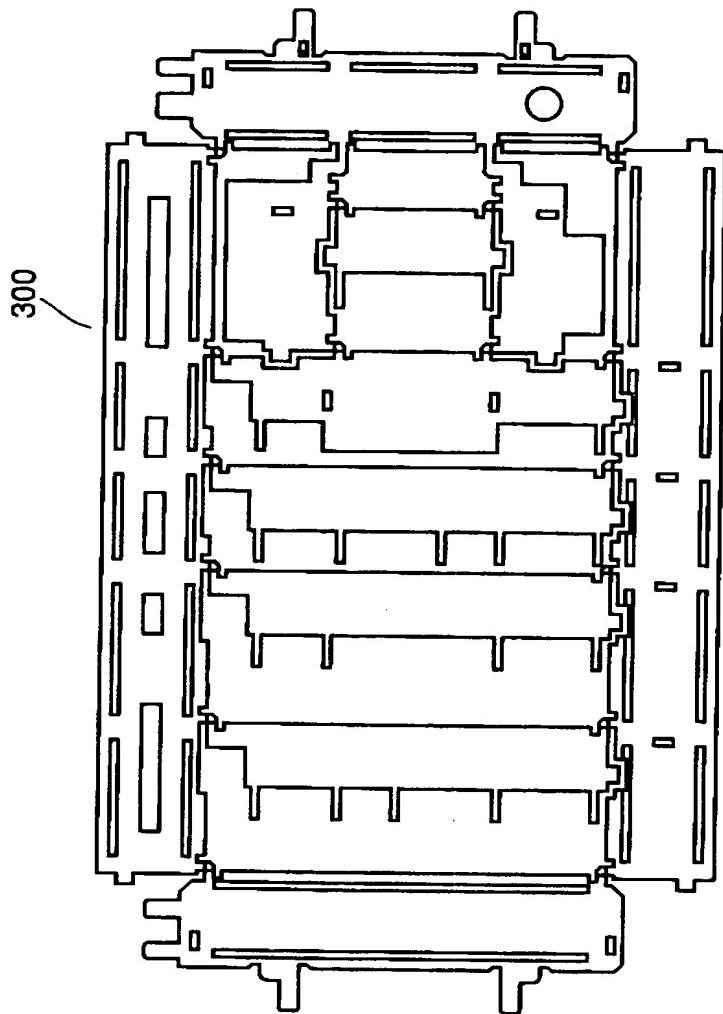
300



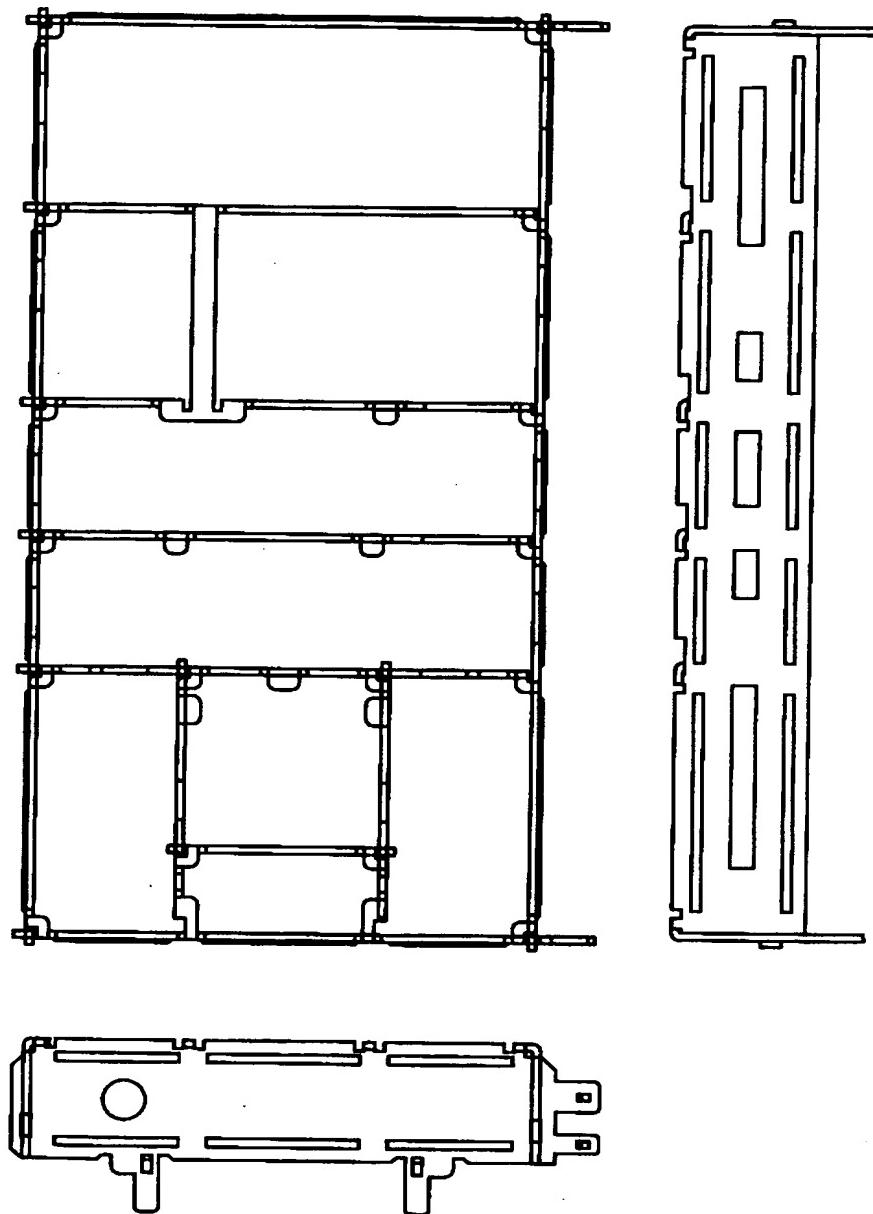
【図4】



【図5】

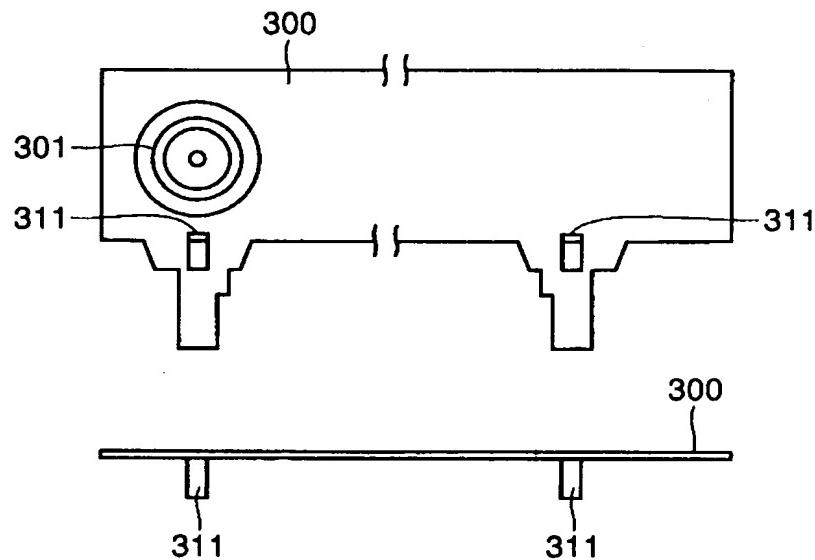


【図6】

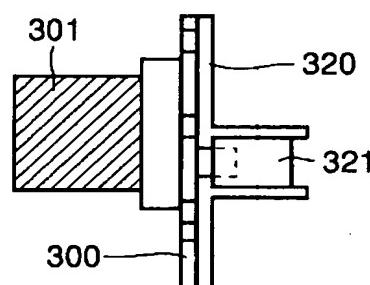


【図7】

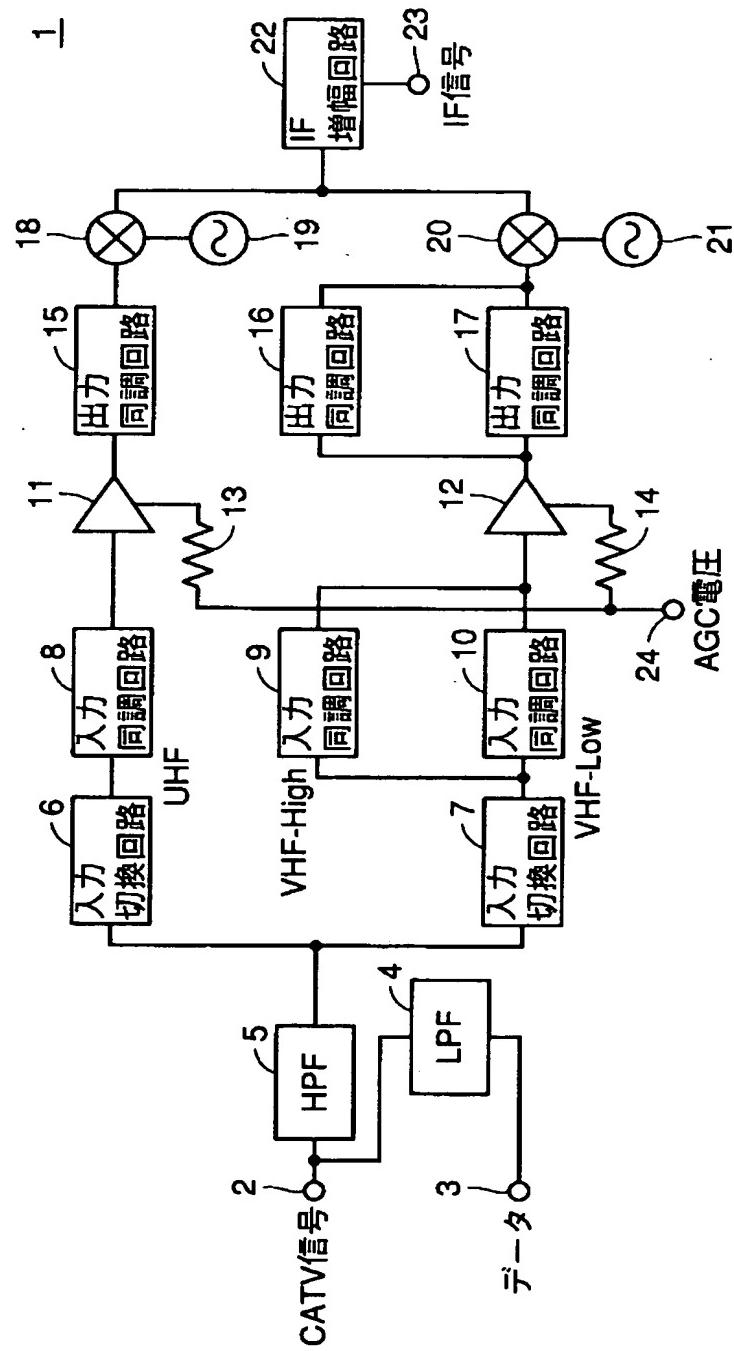
(a)



(b)



【図8】



【書類名】 要約書

【要約】

【課題】 QAM復調用に適した信号を出力することが可能なCATV用チューナーを提供する。

【解決手段】 CATV局へデータ信号を送出するためのアップストリーム回路は、QPSK信号がLPF(34)を介してPGA(30)に入力され、電力増幅器(33)で増幅され、ステップアップアッテネータ(32)で利得制御され、電力増幅器(31)でさらに電力増幅され、LPF(4)を介して端子(2)から出力されCATV局に送出される。CATV局からのダウンストリーム信号はHPF(5)から分岐回路(25)を介してチューナ部(110)からダウンコンバータ(40)によって抽出される。

【選択図】 図1

出願人履歴情報

識別番号 [000005049]

1. 変更年月日 1990年 8月29日

[変更理由] 新規登録

住 所 大阪府大阪市阿倍野区長池町22番22号  
氏 名 シャープ株式会社